



Europäisches
Patentamt

European
Patent Office

Office européen
des brevets

PHN 17 746 WS

1c918 U.S. PTO
09/717966



Bescheinigung

Certificate

Attestation

Die angehefteten Unterla-
gen stimmen mit der
ursprünglich eingereichten
Fassung der auf dem näch-
sten Blatt bezeichneten
europäischen Patentanmel-
dung überein.

The attached documents
are exact copies of the
European patent application
described on the following
page, as originally filed.

Les documents fixés à
cette attestation sont
conformes à la version
initialement déposée de
la demande de brevet
européen spécifiée à la
page suivante.

Patentanmeldung Nr. Patent application No. Demande de brevet n°

99203936.2

Der Präsident des Europäischen Patentamts:
Im Auftrag

For the President of the European Patent Office

Le Président de l'Office européen des brevets
p.o.

I.L.C. HATTEN-HECKMAN

DEN HAAG, DEN
THE HAGUE,
LA HAYE, LE

11/04/00

THIS PAGE BLANK (USPTO)



Europäisches
Patentamt

European
Patent Office

Office européen
des brevets

Blatt 2 der Bescheinigung
Sheet 2 of the certificate
Page 2 de l'attestation

Anmeldung Nr.:
Application no.:
Demande n°: 99203936.2

Anmeldetag:
Date of filing: 24/11/99
Date de dépôt:

Anmelder:
Applicant(s):
Demandeur(s):
Koninklijke Philips Electronics N.V.
5621 BA Eindhoven
NETHERLANDS

Bezeichnung der Erfindung:
Title of the invention:
Titre de l'invention:
NO TITLE

In Anspruch genommene Priorität(en) / Priority(ies) claimed / Priorité(s) revendiquée(s)

Staat:
State:
Pays:

Tag:
Date:
Date:

Aktenzeichen:
File no.
Numéro de dépôt:

Internationale Patentklassifikation:
International Patent classification:
Classification internationale des brevets:

/

Am Anmeldetag benannte Vertragsstaaten:
Contracting states designated at date of filing: AT/BE/CH/CY/DE/DK/ES/FI/FR/GB/GR/IE/IT/LI/LU/MC/NL/PT/SE
Etats contractants désignés lors du dépôt:

Bemerkungen:
Remarks:
Remarques:

See for title page 1 of the description.

THIS PAGE BLANK (USPTO)

Dataverwerkingseenheid met toegang tot het geheugen van een andere dataverwerkingseenheid gedurende stand-by.

EPO - DG 1
24. 11. 1999

(59)

5 De uitvinding heeft betrekking op een data verwerkings systeem welke zich in een reduced power mode kan bevinden omvattende een eerste dataverwerkingseenheid met een toegang tot een bij de eerste dataverwerkingseenheid horend geheugen en een tweede dataverwerkingseenheid met een toegang tot het bij de eerste dataverwerkingseenheid horend geheugen.

De uitvinding heeft tevens betrekking op een dataverwerkingseenheid welke zich in een reduced power mode kan bevinden met een toegang tot een bij de dataverwerkingseenheid horend geheugen.

10

Een dergelijke inrichting is bekend uit WO 99/00741. Hier wordt een multi-function controller beschreven voor gebruik in een personal computer waarin een unified graphics/video controller is opgenomen. De unified graphics / video controller verwerkt de voor de gebruiker bestemde data tot een signaal dat geschikt is voor weergave met behulp van een display eenheid. De data voor de unified video controller wordt aangeleverd door de CPU (Central processing unit). De CPU kan de data wegschrijven in het bij de unified graphics / video controller horend geheugen, aanbieden via een register structuur of ter beschikking stellen in het bij de CPU horend geheugen waarna de unified graphics / video controller de data uit het bij de CPU horend geheugen kan ophalen. Nadat de unified graphics / video controller de data ter beschikking heeft vindt verwerking met behulp van het bij de unified graphics / video controller horend geheugen plaats. In WO 99/00741 vindt de uitwisseling van deze data vindt plaats via een comm-link en een combined PCI bridge en een cache controller waardoor de unified graphics / video controller toegang heeft tot het bij de CPU horende cache geheugen.

25 Een nadeel van deze inrichting is dat wanneer er gedurende een reduced power mode van het systeem nog, via de unified graphics / video controller, een beeld weergegeven moet worden, een onnodig groot gedeelte van het dataverwerkingssysteem actief moet blijven met als resultaat een onnodig groot energie verbruik.

De uitvinding heeft tot doel het energie gebruik van een data verwerkings eenheid in reduced power mode verder te reduceren door efficiënt met de aanwezige systeem componenten om te gaan.

Daartoe heeft de inrichting volgens de uitvinding het kenmerk dat de eerste
5 dataverwerkingseenheid is ingericht om toegang tot het bij de eerste dataverwerkingseenheid horend geheugen te bieden aan de tweede dataverwerkingseenheid gedurende een reduced power mode van het dataverwerkingssysteem.

Tijdens een reduced power mode van het dataverwerkingssysteem moet de tweede dataverwerkingseenheid vaak wel informatie verwerken maar is de hoeveelheid en
10 wisseling van de informatie meestal beperkt. De eerste dataverwerkingseenheid heeft gedurende de reduced power mode slechts een gereduceerd aantal taken te vervullen waardoor een deel van het bij de eerste dataverwerkingseenheid horend geheugen onbenut blijft. Door nu gedurende de reduced power mode het bij de eerste dataverwerkingseenheid horend geheugen voor de opslag van de data van de tweede dataverwerkingseenheid te gebruiken kan
15 het gebruik van een eigen bij de tweede dataverwerkingseenheid horend geheugen worden vermeden en kan optimaal gebruik worden gemaakt van de systeem componenten.

Het bij de eerste dataverwerkingseenheid horende geheugen kan bovendien qua omvang beter passen bij de in de reduced power mode gereduceerde hoeveelheid door de tweede dataverwerkingseenheid te verwerken data, of kan deel zijn van een systeem
20 component die gedurende de reduced power mode niet gebruikt wordt maar ook niet uitgeschakeld wordt. Indien de tweede dataverwerkingseenheid alleen gedurende de reduced power mode gegevens moet verwerken kan afgezien worden van een eigen bij de tweede dataverwerkingseenheid horend geheugen.

Dit alles resulteert in een efficiënt gebruik van de aanwezige systeem
25 componenten en een gereduceerd energie verbruik.

Een uitvoeringsvorm van de uitvinding is gekenmerkt door dat de eerste dataverwerkingseenheid is ingericht om toegang tot het bij de eerste dataverwerkingseenheid horend geheugen te bieden gedurende een reduced power mode van de eerste dataverwerkingseenheid.

30 Gedurende de tijd dat de eerste dataverwerkingseenheid in een reduced power mode verkeert wordt het bij de eerste dataverwerkingseenheid horend geheugen normaal niet gebruikt. Door gebruik te maken van dit onbenutte geheugen deel wordt het gebruik van een eigen, bij de tweede dataverwerkingseenheid horend, geheugen vermeden hetgeen resulteert in een efficiënt gebruik van de systeem componenten en een gereduceerd energie verbruik.

Een verdere uitvoeringsvorm van de uitvinding is gekenmerkt door dat de eerste dataverwerkingseenheid is ingericht om toegang tot het bij de eerste dataverwerkingseenheid horend geheugen te bieden aan de tweede dataverwerkingseenheid wanneer een bij de tweede dataverwerkingseenheid horend geheugen uitgeschakeld is.

5 Gedurende de reduced power mode moeten zoveel mogelijk componenten van het dataverwerkingssysteem uitgeschakeld worden om een optimaal energie verbruik te krijgen. Door nu gedurende de reduced power mode het bij de tweede dataverwerkingseenheid horend geheugen uit te schakelen en de tweede dataverwerkingseenheid toegang te beiden tot het bij de eerste dataverwerkingseenheid horend geheugen wordt het energie gebruik van het
10 dataverwerkingssysteem gereduceerd en kan de tweede dataverwerkingseenheid een gereduceerde set taken toch blijven uitvoeren met behulp van het bij de eerste dataverwerkingseenheid horend geheugen. Het bij de eerste dataverwerkingseenheid horende geheugen kan bijvoorbeeld qua omvang beter passen bij de gedurende de reduced power mode gereduceerde hoeveelheid te verwerken data of deel zijn van een systeem component die
15 gedurende de reduced power mode niet gebruikt wordt maar ook niet uitgeschakeld wordt.

De uitvinding zal verder worden toegelicht aan de hand van tekeningen
waarvan:

20 Figuur 1 een systeem weergeeft waarbij een controller de interactie tussen de verschillende systeem componenten regelt.

Figuur 2 een systeem weergeeft waarbij de video controller gebruik maakt van het externe geheugen van een microprocessor.

25 Figuur 3 een systeem weergeeft waarbij de video controller gebruik maakt van het interne geheugen van een microprocessor.

Figuur 4 een systeem weergeeft waarbij de video controller beschikt over een eigen geheugen maar gebruik maakt van het geheugen van de microprocessor gedurende reduced power mode.

30 In deze figuren wordt de dataverwerkingseenheid in de vorm van een microprocessor getoond. Ook andere dataverwerkingseenheden zoals een Digital Signal Processor kunnen worden toegepast.

Figuur 1 toont een dataverwerkingssysteem omvattende een microprocessor 10, een bij de microprocessor horend geheugen 15, een controller 13 die de interactie tussen de systeem componenten regelt en een video controller 17. Dit systeem kan zich in een reduced power mode bevinden.

5 Gedurende de reduced power mode is een optimaal gebruik van de verschillende componenten van het systeem belangrijk. De video controller 17 geeft vaak gedurende de reduced power mode een beperkte hoeveelheid informatie weer. Hiervoor is een geheugen nodig waarin deze informatie wordt opgeslagen. Door gebruik te maken van het bij de microprocessor 10 horend geheugen 17 kan het gebruik van een eigen bij de video
10 controller 17 horend geheugen worden vermeden. De microprocessor 10 is gedurende de reduced power mode minder of niet actief hetgeen resulteert in een verminderd gebruik van het geheugen 15. De vrijkomende capaciteit van het geheugen 15 kan gebruikt worden door de video controller 17. Indien de microprocessor 10 wordt uitgeschakeld in de reduced power mode is het gehele aan de microprocessor 10 toegewezen deel van het geheugen 15
15 beschikbaar voor de video controller 17.

Wanneer de video controller 17 alleen gedurende de reduced power mode data weergeeft volstaat het geheugen 15 als enig geheugen voor de video controller 17 aangezien gedurende de normal power mode de video controller 17 geen geheugen nodig heeft en het geheugen 15 dus weer volledig ter beschikking van de microprocessor 10 staat.

20 Figuur 2 toont een dataverwerkingssysteem omvattende een microprocessor 20, een video controller 27 en een bij de microprocessor horend extern geheugen 25, en een in de microprocessor 20 opgenomen controller 23. De controller 23 bestuurt, eventueel in opdracht van de microprocessor 20 de toegang tot het bij de microprocessor 20 horend geheugen 25. Door nu delen van de microprocessor 20, waaronder de controller 23, actief te houden zodanig
25 dat de video controller 27 gebruik kan maken van het bij de microprocessor 20 horend geheugen 25 gedurende de reduced power mode, kan het gebruik van een eigen bij de video controller 27 horend geheugen worden vermeden. In de reduced power mode kan bijvoorbeeld de microprocessor 20 uitgeschakeld worden terwijl de toegang tot het geheugen 25 voor de video controller 27 behouden blijft. Hierdoor wordt het energie verbruik verlaagd en wordt
30 optimaal van de systeem componenten gebruik gemaakt. Wanneer video controller 27 alleen gedurende de reduced power mode data weergeeft volstaat het geheugen 25 als enig geheugen voor de video controller 27 aangezien gedurende de normal power mode de video controller 27 geen geheugen nodig heeft en het geheugen 25 dus weer volledig ter beschikking van de microprocessor 20 staat.

Figuur 3 toont een dataverwerkingssysteem omvattende een video controller 37, een microprocessor 30 met een in de microprocessor 30 opgenomen geheugen 35 dat van buiten voor de videocontroller 37 gedurende de reduced power mode toegankelijk is. De microprocessor 30 wordt in sommige systemen niet uitgeschakeld maar hoeft slechts een minimale set taken uitvoeren. Hiervoor heeft de microprocessor 30 slechts een klein gedeelte van het geheugen 35 nodig terwijl toch het hele geheugen 35 van energie moet worden voorzien. Door nu de video controller 37 van het ongebruikte stuk van het geheugen 35 gebruik te laten maken kan het gebruik van een eigen bij de video controller 37 horend geheugen vermeden worden. Hierdoor wordt ook het energie verbruik horend bij het bij de video controller 17 horend geheugen vermeden en wordt optimaal gebruik gemaakt van de aanwezige systeem componenten.

Figuur 4 toont een dataverwerkingssysteem omvattende een microprocessor 40, een controller 43, een bij de microprocessor horend geheugen 45, een video controller 47, een bij de video controller 47 horend geheugen 49, en een schakelaar 48 om de energie toevoer naar het geheugen 49 te onderbreken.

In de reduced power mode biedt de controller 43 toegang tot het bij de microprocessor 40 horend geheugen 45 aan de video controller 47. Het geheugen 45 heeft een voldoende omvang voor de opslag van de data van de video controller 47 gedurende de reduced power mode. Het bij de video controller 47 horend geheugen 49 is in de reduced power mode niet langer nodig en kan met behulp van schakelaar 49 of een power-down pin 46 uitgeschakeld worden waardoor een vermindering van het energie verbruik optreedt. Het uitschakelen van het bij de video controller 47 horend geheugen 49 kan gecombineerd worden met de in figuur 1, 2 en 3 getoonde verbeteringen.

CONCLUSIES:

EPO - DG 1
24. 11. 1999
(59)

1. Data verwerkings systeem welke zich in een reduced power mode kan bevinden omvattende een eerste dataverwerkingseenheid met een toegang tot een bij de eerste dataverwerkingseenheid horend geheugen en een tweede dataverwerkingseenheid met een toegang tot het bij de eerste dataverwerkingseenheid horend geheugen

5 met het kenmerk dat de eerste dataverwerkingseenheid is ingericht om toegang tot het bij de eerste dataverwerkingseenheid horend geheugen te bieden aan de tweede dataverwerkingseenheid gedurende de reduced power mode van het dataverwerkingssysteem.

2. Data verwerkings systeem volgens conclusie 1

10 met het kenmerk dat de eerste dataverwerkingseenheid is ingericht om toegang tot het bij de eerste dataverwerkingseenheid horend geheugen te bieden aan de tweede dataverwerkingseenheid gedurende een periode waarin de reduced power mode van het dataverwerkingssysteem een reduced power mode van de eerste dataverwerkingseenheid inhoudt.

15

3. Data verwerkings systeem volgens conclusie 1 of 2

met het kenmerk dat de eerste dataverwerkingseenheid is ingericht om toegang tot het bij de eerste dataverwerkingseenheid horend geheugen te bieden aan de tweede dataverwerkingseenheid wanneer een bij de tweede dataverwerkingseenheid horend geheugen
20 uitgeschakeld is.

4. Systeem volgens conclusie 1, 2, of 3

met het kenmerk dat het bij de eerste dataverwerkingseenheid horend geheugen deel uitmaakt van de eerste dataverwerkingseenheid.

25

5. Systeem volgens conclusie 1,2,3 of 4

met het kenmerk dat het bij de eerste dataverwerkingseenheid horend geheugen een cache geheugen is.

6. Systeem volgens conclusie 1,2,3, of 4
met het kenmerk dat de eerste dataverwerkingseenheid een microprocessor is.
7. Systeem volgens conclusie 1,2, of 3,
5 met het kenmerk dat de tweede dataverwerkingseenheid een video controller is.
8. Dataverwerkingseenheid met een toegang tot een bij de
dataverwerkingseenheid horend geheugen welke dataverwerkingseenheid zich in een reduced
power mode kan bevinden
- 10 met het kenmerk dat de dataverwerkingseenheid is ingericht om gedurende de reduced power
mode toegang tot het bij de dataverwerkingseenheid horend geheugen te bieden.

ABSTRACT:

EPO - DG 1
24. 11. 1999
(59)

During a reduced power mode a first data processing unit contained in a data processing system provides access to it's associated memory to a second data processing unit in order to optimize the usage of energy and of available resources. The first data processing unit requires a reduced amount of memory during the reduced power mode, which is can be made available to the second data processing unit. The memory associated to the second data processing unit can be switched of to save energy or can be removed altogether if the second data processing unit only operates during the reduced power mode.

Fig. 1

1/2

EPO - DG 1
24. 11. 1999

(59)

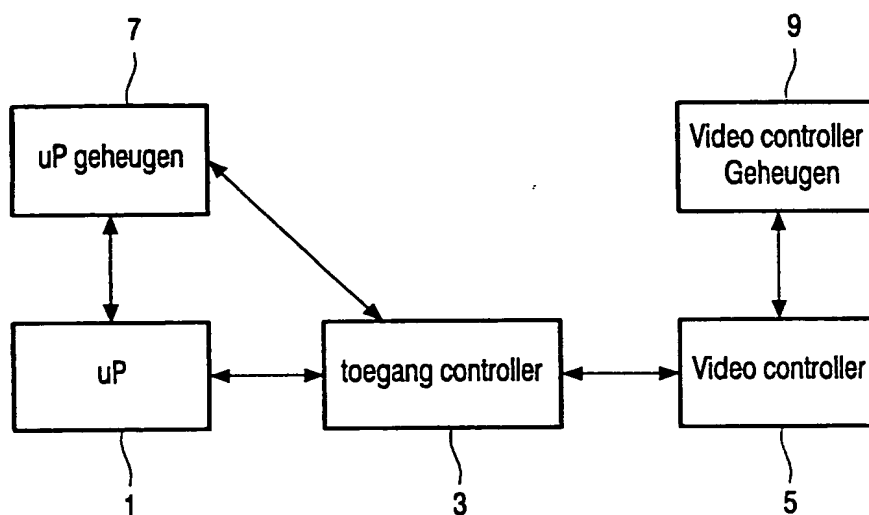


FIG. 1

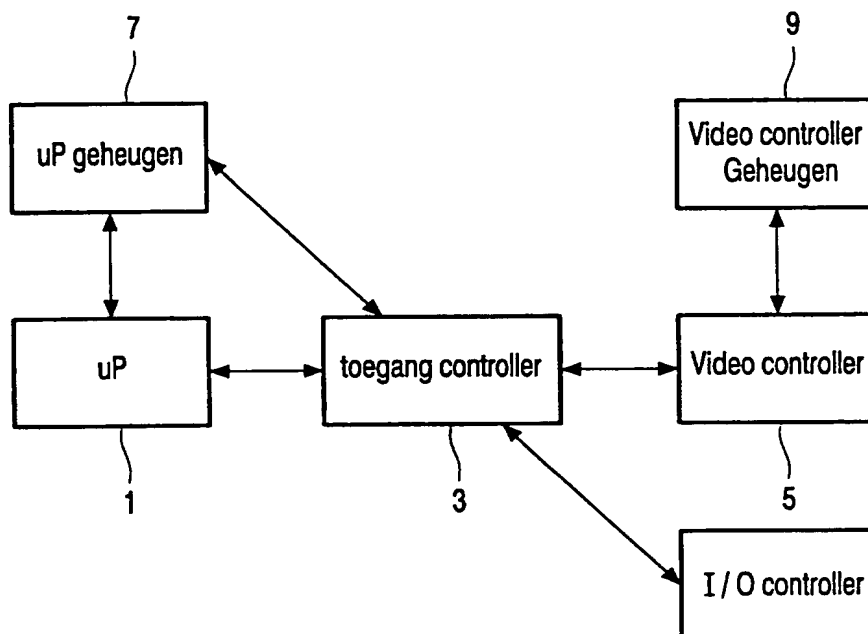


FIG. 2

2/2

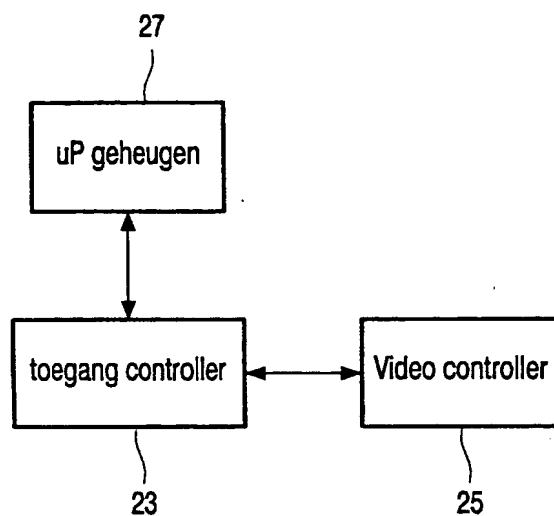


FIG. 3

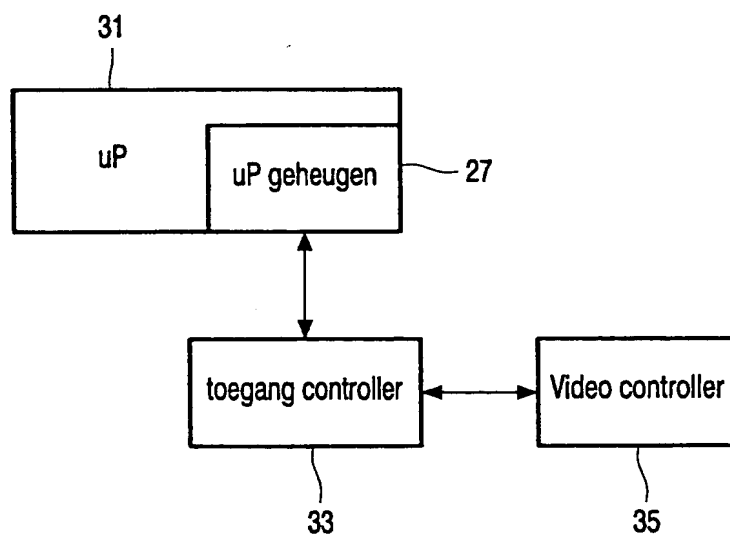


FIG. 4